#### Frank Schäfer

Das hermitesche Eigenwertproblem -Implementierungsaspekte für Festkomma-SIMD-DSPs

Beiträge aus der Informationstechnik

Frank Schäfer

Das hermitesche Eigenwertproblem -Implementierungsaspekte für Festkomma-SIMD-DSPs



Dresden 2008

Bibliografische Information der Deutschen Bibliothek

Die Deutsche Bibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über http://dnb.ddb.de abrufbar.

Zugl.: Dresden, Techn. Univ., Diss., 2007

Die vorliegende Arbeit stimmt mit dem Original der Dissertation "Das hermitesche Eigenwertproblem -Implementierungsaspekte für Festkomma-SIMD-DSPs" von Frank Schäfer überein.

Besuchen Sie uns im Internet: www.vogtverlag.de

© Jörg Vogt Verlag 2008 Alle Rechte vorbehalten. All rights reserved.

Gesetzt vom Autor Printed in Germany

ISBN 978-3-938860-18-2

Jörg Vogt Verlag Niederwaldstr. 36 · 01277 Dresden Telefon: +49-(0)351-31403921 Telefax: +49-(0)351-31403918 Email: info@vogtverlag.de Technische Universität Dresden

## Das hermitesche Eigenwertproblem -Implementierungsaspekte für Festkomma-SIMD-DSPs

### Frank Schäfer

der Fakultät Elektrotechnik und Informationstechnik der Technischen Universität Dresden zur Erlangung des akademischen Grades eines

#### **Doktoringenieurs**

(Dr.-Ing.)

## genehmigte Dissertation

Vorsitzender: Prof. Dr.-Ing. Dr. rer. nat. K. Reinschke

Gutachter:	Prof. DrIng. Gerhard Fettweis	Tag der Einreichung:	06.11.2006
	Prof. DrIng. habil. Renate Merker	Tag der Verteidigung:	18.07.2007
	Prof. DrIng. Jürgen Götze		

## Danksagung

Eigenmotivation ist nicht alles, aber ohne Eigenmotivation ist alles nichts.

Die vorliegende Arbeit, die größtenteils während meiner Tätigkeit als wissenschaftlicher Mitarbeiter in der DSP-Entwicklungsgruppe des Lehrstuhls für mobile Nachrichtensysteme der Technischen Universität Dresden entstand, würde es so nicht geben, wenn ich nicht von vielen Seiten Hilfe und Unterstützung erfahren hätte:

An erster Stelle möchte ich dem Lehrstuhlleiter Herrn Prof. Dr.-Ing. Gerhard Fettweis danken, der mit seiner Art und Weise den Lehrstuhl zu führen, für eine angenehme, professionelle und kreative Atmosphäre sorgt. Die vielen fachlichen Diskussionen mit ihm über den Inhalt der Arbeit haben stets inspirierend und motivierend gewirkt.

Ebenso möchte ich mich bei allen Mitarbeitern des Lehrstuhls für die nette Zusammenarbeit und das ausgezeichnete Klima bedanken, insbesondere seien hier die Mitforscher aus der DSP-Gruppe Torsten Limberg und Dr. Thomas Richter erwähnt. Hervorzuheben ist auch die Arbeit über Projektgruppen hinweg, so unter anderem mit Dr. Katja Schwieger, Dr. Matthias Stege und Clemens Michalke. Nicht vergessen möchte ich unsere Sektretärinnen Kathrin Fromke und Sylvia Steppat, sowie die Systemadministratoren Raffael Kozerski und Rüdiger Hartmann, die mit viel Engagement den wissenschaftlichen Mitarbeitern zur Seite stehen.

Ganz besonders möchte ich an dieser Stelle meinen Eltern danken, die mich auf meinem gesamten Lebensweg unterstützt und durch die Förderung meiner Interessen entscheidend zu meinem beruflichen Werdegang beigetragen haben.

Nicht zuletzt möchte ich mich für die Geduld und das Verständnis meiner Lebensgefährtin und unserer beiden Kinder während der Fertigstellung der Arbeit bedanken.

Freital, im Oktober 2006

Frank Schäfer

# Inhaltsverzeichnis

1	Ein	leitung	5	1
<b>2</b>	CA	rs ds	P-Plattform	<b>5</b>
	2.1	Verbir	ndungsnetzwerk	7
	2.2	DSP-I	Datenpfad	8
3	Mat	themat	tische Grundlagen und Algorithmen-Evaluierung	11
	3.1	Defini	tionen und Sätze	12
	3.2	Karhu	nen-Loève-Transformation	13
	3.3	Algori	thmen zur Lösung des hermiteschen Eigenwertproblems	16
		3.3.1	Einfach- und Multivektoriterationen	16
		3.3.2	Transformationsbasierte Methoden	20
		3.3.3	Weitere Verfahren und Zusammenfassung	30
4	Par	allelisi	erung der Algorithmen	35
	4.1	Grund	llagen der Parallelverarbeitung	36
		4.1.1	Ebenen der Parallelisierung	36
		4.1.2	Kenngrößen der Parallelisierung	38
	4.2	Matrix	x-Matrix-Produkt	40
		4.2.1	Eindimensionale Parallelisierung	41
		4.2.2	Zweidimensionale Parallelisierung	41
		4.2.3	Dreidimensionale Parallelisierung	42
		4.2.4	Zusammenfassung	42
	4.3	Einsei	tiger JACOBI-Algorithmus	43
		4.3.1	Speicherbelegung des SIMD-DSP	44
		4.3.2	Ordnungsschemata	46
		4.3.3	Kleine und große Matrizen, $n \neq P$	55
	4.4	Zweise	eitiger JACOBI-Algorithmus	56
	4.5	QR-A	lgorithmus	57
	4.6	Zusan	menfassung	59

<b>5</b>	Par	ameterberechnung	61
	5.1	Zahlendarstellung in DSPs	63
		5.1.1 Darstellung von Festkommazahlen	63
		5.1.2 Darstellung von Fließkommazahlen	64
	5.2	Division	65
		5.2.1 Bitweise Verfahren	66
		5.2.2 Functional-iterative Verfahren	69
		5.2.3 Vergleich $\ldots$	71
	5.3	Inverse Quadratwurzel	72
	5.4	Phasenberechnung	74
	5.5	Direkte Parameterberechnung	75
	5.6	Newtonverfahren zur Parameterberechnung	75
	5.7	Division mit geringer Bitbreite	79
	5.8	CORDIC-basierte Parameterberechnung	80
	5.9	Zusammenfassung	87
6	Tra	cking der Eigenpaare	89
	6.1	Motivation	89
	6.2	Einleitung	90
	6.3	Tracking von Eigenräumen	91
		6.3.1 Übersicht über etablierte Tracking-Algorithmen $\ldots \ldots \ldots \ldots$	91
		6.3.2 Das Prinzip des JACOBI-Tracking	92
		6.3.3 Quantifizierung der Systemänderung	92
		$6.3.4  \text{Ergebnisse}  \dots  \dots  \dots  \dots  \dots  \dots  \dots  \dots  \dots  $	94
	6.4	Komplexitätsvergleich	95
	6.5	Anwendung des JACOBI-Trackings auf MIMO-Systeme	95
	6.6	Zusammenfassung	96
7	Imp	plementierung auf Plattform-DSP	99
	7.1	Simulationsumgebung	100
	7.2	Skalierung	102
	7.3	Runden	103
	7.4	Implementierungsergebnisse	104
		7.4.1 Direkte Parameterberechnung	105
		7.4.2 Lookup-basierte Parameterberechnung	106
	7.5	Auswertung der Simulationsergebnisse	110

#### Zusammenfassung

$\mathbf{A}$	Wic	htige 1	Beweise	115
	A.1	Orthog	gonalität von Spalten- und Zeilenvektoren	. 115
	A.2	Erhalt	der Frobenius-Norm	. 116
	A.3	Eigens	chaften von Shuffle-Matrizen zur Erzeugung von Vektorelementpaare	en117
в	Her	leitung	g wichtiger Gleichungen	119
	B.1	Ableit	ung der Parameter für komplexwertige JACOBI-Rotationen	. 119
		B.1.1	Ableitung der Parameter für zweiseitige, komplexwertige JACOBI-	
			Rotationen	. 119
		B.1.2	Ableitung der Parameter für einseitige, komplexwertige JACOBI-	
			Rotationen	. 121
		B.1.3	Grenzwertberechnung der Fehlerfunktion	. 123
С	Ran	dbedi	ngungen der Simulationsergebnisse	125
	C.1	Simula	ationsparameter für JACOBI-Algorithmus	. 125
	C.2	Simula	ations parameter für JACOBI-Algorithmus mit approximierten $\tau$ $$	. 126

# Abbildungsverzeichnis

1.1	Raum-Zeit-Empfänger mit Dimensionreduktion	2
2.1 2.2	DSP-Plattform Konzept [22]	7 10
3.1	Dekorrelation durch Anwendung der KLT	16
3.2	Konvergenzverlauf des QR-Algorithmus	22
3.3	Konvergenzverlauf des zweiseitigen, zeilenzvklischen JACOBI-Algorithmus	29
3.4	Konvergenzverlauf des einseitigen, seriellen JACOBI-Algorithms	30
4.1	Parallelisierung einer komplexwertigen Multiplikation auf Wortebene	37
4.2	Verlust an Parallelität	39
4.3	Matrix-Matrix-Multiplikation auf einem linearen systolischen Array $\ .\ .\ .$	41
4.4	Matrix-Matrix-Multiplikation auf einem quadratischen systolischen Array .	42
4.5	Matrix-Matrix-Multiplikation auf einem Hypercube	43
4.6	Beeinflussungsschema bei der einseitigen seriellen JACOBI-Rotation	45
4.7	Beispiele für Beeinflussungsschemata bei der einseitigen parallelen JACOBI-	
	Rotation	45
4.8	Varianten der Speicherbelegung	47
4.9	Mögliche Anordnungen der Datenpfade (PEs) bei einem SIMD-DSP	51
4.10	Round-Robin Schema für verschieden Datenpfadanordnungen	52
4.11	Up-Down Schema für zirkulare Datenpfadanordnung	53
4.12	Odd-Even Schema für verschiedene Datenpfadanordnungen	54
4.13	Konvergenzverlauf des einseitigen, parallelen JACOBI-Algorithmus für un-	FF
4 1 4		55
4.14	Beeinnussungsschema bei einer zweiseitigen verbundrotation	57
4.15	Abbildung des zweiseitigen JACOBI-Algorithmus auf ein systolisches Array	58
4.16	Parallelisierungsschemata für den QR-Algorithmus	59
5.1	$\sin(\phi)$ und $\cos(\phi)$ als Funktion von $\tau$	63
5.2	Zahlendarstellung einer N-Bit Zahl im Q-Format	64
5.3	Zahlendarstellung einer 32-Bit Zahl im Fließkommaformat nach IEEE-754	65

5.4	Veranschaulichung der SRT-Division mit normiertem Divisor	68
5.5	Relativer Fehler bei der Reziprokwertbildung mit dem Newton-Raphson- Verfahren in Abhängigkeit des Argumentes $D$	70
5.6	Relativer Fehler bei der Berechnung der reziproken Quadratwurzel mit dem	
0.0	Newton-Raphson-Verfahren in Abhängigkeit des Argumentes $D$	73
5.7	3D-Darstellung des Newtonverfahrens	76
5.8	Relativer Fehler der Verbunditeration zur Berechnung der Kosinus- und Sinuswerte mit dem Newton-Verfahren in Abhängigkeit des Argumentes $\tau$ .	78
5.9	Relativer Fehler der Verbunditeration zur Berechnung der Kosinus- und Sinuswerte mit dem vereinfachten Newton-Verfahren in Abhängigkeit des	70
5 10	Argumentes $\tau$	79
5.10	Wortbreite von $N = 16$ Bit für verschiedene Blockgrößen $N_B$	81
5.11	Konvergenzverlauf des einseitigen JACOBI-Algorithmus mit approximierten	
	$\tau$ mit Wortbreiten von $N=24,32,40$ Bit für verschiedene Blockgrößen $N_B$	82
5.12	Veranschaulichung der zwei CORDIC-Algorithmen	85
5.13	Relativer Fehler der Kosinuswerte bei der Berechnung mit CORDIC	85
6.1	Vergleich des Konvergenzverlaufs zwischen dem konventionellen JACOBI- Algorithums und dem JACOBI-Tracking	93
6.2	Nebendiagonalnorm $\delta_T$ als statistische Abhängigkeit der Unterraumdistanz zwischen $S(k)$ und $S(k+1)$	94
7.1	Simulationsumgebung [30]	101
7.2	Logikschaltung zur Ermittlung der größten signifikanten Bitstelle [30]	103
7.3	Logikschaltung eines Barrel-Shifters mit Runden [30]	104
7.4	Konvergenzverlauf des einseitigen JACOBI-Algorithmus mit direkter Parameterberechnung und Rundung für eine Matrixgröße von $n = 16$ und verschiedene Wortbreiten	108
7.5	Konvergenzverlauf des einseitigen JACOBI-Algorithmus mit lookup- basierter Parameterberechnung für eine Matrixgröße von $n = 16$ und eine	100
7.0	worthbrende von $w = 40$	108
0.1	Algorithmus in Anhängigkeit der Matrixgröße	111
A.1	Beispiel für Paarbildung innerhalb eines Sweeps, $n = 6$	117

# Tabellenverzeichnis

3.1	Vergleich der EVD-Algorithmen
4.1	Flächenverteilung für den M3-DSP [63]
4.2	Vergleich der Parallelisierungen einer Matrix-Matrix-Multiplikation 44
4.3	Reduktion der zu betrachtenden Permutationen
4.4	Vergleich der EVD-Algorithmen
5.1	Vergleich der Verfahren zur Berechnung der Rotationsparameter 87
6.1	Gegenüberstellung des numerischen Aufwands für Vormultiplikation und einen Sweep
7.1	Übersicht der implementierten Verfahren und deren Parameter 106
7.2	Implementierungsergebnisse mit direkter Parameterberechnung 107
7.3	Flächen- und Leistungsbedarf des Datenpfades mit direkter Parameterbe- rechnung
7.4	Implementierungsergebnisse mit lookup-basierter Parameterberechnung $\ .$ . 109
7.5	Flächen- und Leistungsbedarf des Datenpfades ( $w = 40$ bit) mit lookup-
	basierter Parameterberechnung

# Algorithmenverzeichnis

3.1	Power-Methode	17
3.2	Inverse Power-Methode	18
3.3	Rayleigh-Quotient-Iteration	19
3.4	Orthogonale Iteration	20
3.5	QR-Algorithmus	21
3.6	QR-Zerlegung	23
3.7	Zweiseitiger, zeilenzyklischer JACOBI-Algorithmus	28
3.8	Einseitiger, serieller JACOBI-Algorithmus	31
5.1	Restoring-Algorithmus	67
5.2	Non-Restoring-Algorithmus	67
5.3	SRT-Algorithmus	69
5.4	Goldschmidt-Algorithmus	71
5.5	CORDIC-Algorithmus	86

# Liste häufig verwendeter Symbole und Abkürzungen

## Symbole

A	beliebige Matrix
a	Matrix element der Matrix $\mathbf{A}$
В	beliebige Matrix
b	Matrixelement der Matrix $\mathbf{B}$
С	Korrelationsmatrix
$\mathbb{C}$	Menge der komplexen Zahlen
С	Matrix element der Korrelationsmatrix ${\bf C}$
Ι	Einheitsmatrix
i	Zeilenindex einer Matrix
j	Spaltenindex einer Matrix
m	Anzahl der Zeilen einer Matrix
n	Anzahl der Spalten einer Matrix
N	Anzahl der Sweeps
$\mathbb{R}$	Menge der reellen Zahlen
$\mathbf{S}$	Singulärwertmatrix
$\mathbf{U}$	Eigenvektormatrix
u	Eigenvektor
X	Matrix, mit Eingangsdaten der KLT
x	Matrix element der Matrix ${\bf X}$
Y	Matrix, mit Daten nach der KLT
y	Matrix element der Matrix ${\bf Y}$
$\lambda$	Eigenwert
$\sigma^2$	Varianz
$\mu$	Schätzwert für einen Eigenwert

## Abkürzungen

ALU	engl. <u>A</u> rithmetic <u>Logic</u> <u>U</u> nit
ASIC	engl. <u>Application Specific Integrated</u> <u>Circuit</u>
CATS	engl. <u>Concept for Application Tailored Signalprocessors</u>
CG	<u>C</u> ode- <u>G</u> ruppe
CORDIC	engl. <u>Co</u> ordinate <u>R</u> otation <u>Di</u> gital <u>C</u> omputer
DCT	engl. <u>D</u> iscrete <u>C</u> osine <u>T</u> ransform
DFT	engl. <u>D</u> iscete <u>F</u> ourier <u>T</u> ransform
DSP	engl. <u>D</u> igital <u>S</u> ignal <u>P</u> rocessor
EVD	engl. <u>Eigenvalue D</u> ecomposition
FFT	engl. <u>Fast Fourier Transformation</u>
FIR	engl. <u>F</u> inite <u>I</u> mpulse <u>R</u> esponse
FPGA	engl. <u>Field Programmable Gate</u> <u>Array</u>
HDL	engl. <u>H</u> ardware <u>D</u> escription <u>L</u> anguage
ICU	engl. <u>Interconnection Unit</u>
IFFT	engl. <u>Inverse Fast Fourier Transformation</u>
ISA	engl. <u>Instruction Set A</u> rchitecture
KLT	$\underline{K}$ arhunen- $\underline{L}$ oève- $\underline{T}$ ransformation
LAN	engl. <u>L</u> ocal <u>A</u> rea <u>N</u> etwork
M3	engl. <u>M</u> obile <u>M</u> ultimedia <u>M</u> odem
MAC	engl. <u>Multiply Ac</u> cumulate
MIMO	engl. <u>Multiple Input Multiple O</u> utput
PE	<u>P</u> rozessor <u>e</u> lement
QRD	engl. $QR$ - <u>D</u> ecomposition
SIMD	engl. $\underline{Single} \ \underline{Instruction} \ \underline{M}ultiple \ \underline{D}ata$
SISD	engl. <u>Single Instruction Single D</u> ata
$\operatorname{SoC}$	engl. <u>System on C</u> hip
SVD	engl. <u>Singular Value Decomposition</u>
UMTS	engl. <u>Universal Mobile Telecommunications System</u>
VHDL	engl. <u>Very High Speed Integrated Circuit Hardware Description Language</u>
VHPI	engl. <u>VH</u> DL <u>P</u> rogramming <u>I</u> nterface
VLIW	engl. <u>Very Long Instruction W</u> ord
TVLIW	engl. <u>Tagged Very Long Instruction W</u> ord

# Kapitel 1 Einleitung

Den Anlass für die Beschäftigung mit dem hermiteschen Eigenwertproblem gab die Dissertation "Dimensionsreduktion des Empfangsraums von Systemen mit mehreren Empfangsantennen und deren Anwendung in der Raum-Zeit-Verarbeitung" von Jens Jelitto [25], die während seiner Tätigkeit als wissenschaftlicher Mitarbeiter am Vodafone Stiftungslehrstuhl mobile Nachrichtensysteme an der TU-Dresden entstand. In der Arbeit wird ein neues Verfahren der dimensionsreduzierten Raum-Zeit-Verarbeitung für Mobilfunksysteme vorgestellt, welches die Karhunen-Loeve-Transformation (KLT) nutzt, um die Bandbreiteneffizienz zu steigern. In Abbildung 1.1 ist ein solcher Raum-Zeit-Empfänger mit Dimensionreduktion vereinfacht dargestellt. Die Verarbeitung der empfangenen n Signalströme (Vektoren), die zur Empfangsmatrix  $\mathbf{X} \in \mathbb{C}^{n \times m}$  zusammengefasst werden können, findet blockweise (m Blocklänge) statt. In einem ersten Schritt werden die Eingangssignale durch eine orthogonale Transformation, was nichts anderes bedeutet als die Multiplikation mit der orthogonalen Matrix  $\mathbf{U}^H$  ( $\mathbf{U} \in \mathbb{C}^{n \times n}$ ), entkorreliert, womit sich unter anderem Signal- von Rauschraum trennen lassen. Dieser Verarbeitungsschritt der signalangepassten Entkorrelation inklusive der Berechnung der Matrix U wird als KLT bezeichnet. Eine Möglichkeit, die Matrix U zu ermitteln, ist die Berechnung der Eigenvektormatrix der hermiteschen Autokorrelationsmatrix  $\mathbf{C}_X \in \mathbb{C}^{n \times n}$ . Im darauffolgenden Schritt werden einige  $(n_S)$  der Signalvektoren von  $\mathbf{Y} \in \mathbb{C}^{n \times m}$  zur Weiterverarbeitung mit dem Ziel der Dimensionsreduktion bei möglichst geringem Informationsverlust ausgewählt. Der numerische Aufwand der nachfolgenden Empfängeralgorithmen steigt in manchen Fällen quadratisch mit der Anzahl der Eingangssignale, was deren Reduktion besonders interessant macht.

Simulativ und anhand von Demonstratoren konnte die Leistungsfähigkeit dieses Prinzips nachgewiesen werden. Die Vorteile des Verfahrens sind unbestritten, allerdings stellt eine Echtzeit-Implementierung z.B. bei Wireless LAN<sup>1</sup> oder UMTS<sup>2</sup> aufgrund der hohen Abtastraten erhebliche Anforderungen an Rechenleistung und Energieeffizienz solcher Systeme.

Besonders die Eigenwertzerlegung (EVD<sup>3</sup>) der hermiteschen Matrix  $\mathbf{C}_X$  besitzt durch

<sup>&</sup>lt;sup>1</sup>LAN: engl. <u>Local A</u>rea <u>N</u>etwork

<sup>&</sup>lt;sup>2</sup>UMTS: engl. <u>Universal Mobile Telecommunications System</u>

<sup>&</sup>lt;sup>3</sup>EVD: engl. <u>*Eigenvalue Decomposition*</u>



Abbildung 1.1: Raum-Zeit-Empfänger mit Dimensionreduktion

eine geschickte, hardwareangepasste Implementierung Optimierungspotenzial bezüglich des Rechenaufwandes.

Für eine Echtzeit-Implementierung bieten sich prinzipiell ASICs<sup>1</sup>, FPGAs<sup>2</sup> und DSPs<sup>3</sup> an. Da ein weiterer bedeutender Forschungsschwerpunkt am Lehrstuhl mobile Nachrichtensysteme die Weiterentwicklung von SIMD<sup>4</sup>-DSP-Architekturen ist, führte dies in Zusammenhang mit der dargestellten Anwendung zu dem Thema "Das hermitesche Eigenwertproblem - Implementierungsaspekte für Festkomma-SIMD-DSPs".

Die KLT und die Lösung des hermiteschen Eigenwertproblems finden natürlich auch in anderen Disziplinen Anwendung, so z.B.

- in der Bild- und Videoverarbeitung zur Datenkompression und Mustererkennung,
- auf dem Gebiet der künstlichen Intelligenz zur automatischen Klassifizierung,
- bei der Analyse akustischer Signale zur Maschinenüberwachung und
- zur Berechnung von Eigenfrequenzen mechanischer System sowie
- bei Stabilitätsbetrachtungen in der technischen Mechanik.

<sup>&</sup>lt;sup>1</sup>ASIC: engl. <u>Application Specific Integrated Circuit</u>

<sup>&</sup>lt;sup>2</sup>FPGA: engl. <u>Field Programmable Gate</u> <u>Array</u>

<sup>&</sup>lt;sup>3</sup>DSP: engl. <u>Digital Signal Processor</u></u>

<sup>&</sup>lt;sup>4</sup>SIMD: engl. <u>Single Instruction Multiple D</u>ata

Die Arbeit ist wie folgt aufgebaut: Im nächsten Kapitel wird in Kurzform die CATS<sup>1</sup> DSP-Plattform eingeführt. Besonders hervorgehoben werden der Datenpfad des DSP sowie das Kommunikationsnetzwerk zwischen den parallelen Datenpfaden.

In Kapitel 3 werden die mathematischen Grundlagen der KLT und der Eigenwertzerlegung behandelt. Verschiedene Algorithmen werden dargestellt und auf Tauglichkeit für die Implementierung auf einem Plattform-DSP untersucht.

Das Kapitel 4 widmet sich der Parallelisierung der Algorithmen für eine linear-parallele Struktur, die durch den DSP vorgegeben ist.

Die Berechnung der Parameter für die Matrixoperationen unter dem Gesichtspunkt der Festkomma-Arithmetik wird in Kaptiel 5 diskutiert.

Im Kapitel 6 wird eine eigene Idee zum Tracking von Eigenpaaren vorgestellt, die auf dem zweiseitigen Jacobi-Algorithmus basiert.

Das Kapitel 7 beschreibt dann die Ergebnisse der Umsetzung des Algorithmus auf einem DSP-Modell unter Nutzung der vorher theoretisch herausgearbeiteten Erkenntnisse.

<sup>&</sup>lt;sup>1</sup>CATS: engl. <u>Concept for <u>Application Tailored Signalprocessors</u></u>